

DIALOG(R)File 351:Derwent WPI
(c) 2003 Thomson Derwent. All rts. reserv.

010664367

WPI Acc No: 1996-161321/199617

XRAM Acc No: C96-051048

XRPX Acc No: N96-135157

**Prepn. of surface conduction electron emitting devices for matrix or
fluorescent displays - using solns. contg. organometallic cpd. in water
and/or solvent with film of even thickness with electron emitting region
prepd. by forming treatment**

Patent Assignee: CANON KK (CANO)

Inventor: HASHIMOTO H; TOMIDA Y

Number of Countries: 022 Number of Patents: 015

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 696813	A1	19960214	EP 95305254	A	19950727	199617 B
JP 8055560	A	19960227	JP 94209375	A	19940811	199618
JP 8055561	A	19960227	JP 94209379	A	19940811	199618
AU 9527233	A	19960222	AU 9527233	A	19950727	199620
CA 2155714	A	19960212	CA 2155714	A	19950809	199623
JP 8273520	A	19961018	JP 95101614	A	19950404	199701
JP 8273521	A	19961018	JP 95101615	A	19950404	199701
CN 1122950	A	19960522	CN 95115341	A	19950811	199746
US 5716618	A	19980210	US 95508678	A	19950728	199813
AU 710259	B	19990916	AU 9527233	A	19950727	199950
CA 2155714	C	20000801	CA 2155714	A	19950809	200048
KR 198766	B1	19990701	KR 9523800	A	19950802	200063
EP 696813	B1	20021002	EP 95305254	A	19950727	200272
US 37896	E	20021029	US 95508678	A	19950728	200279
			US 99456302	A	19991208	
DE 69528423	E	20021107	DE 628423	A	19950727	200281
			EP 95305254	A	19950727	

Priority Applications (No Type Date): JP 95101615 A 19950404; JP 94209375 A
19940811; JP 94209379 A 19940811; JP 95101614 A 19950404

Cited Patents: EP 484808; EP 605881

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
-----------	------	-----	----	----------	--------------

EP 696813	A1	E	41	H01J-001/30	
-----------	----	---	----	-------------	--

Designated States (Regional): AT BE CH DE DK ES FR GB GR IE IT LI LU NL
PT SE

JP 8055560	A		14	H01J-001/30	
------------	---	--	----	-------------	--

JP 8055561	A		15	H01J-001/30	
------------	---	--	----	-------------	--

AU 9527233	A			C23C-018/08	
------------	---	--	--	-------------	--

CA 2155714	A			H01J-009/02	
------------	---	--	--	-------------	--

JP 8273520	A		20	H01J-001/30	
------------	---	--	----	-------------	--

JP 8273521	A		20	H01J-001/30	
------------	---	--	----	-------------	--

CN 1122950	A			H01J-029/04	
------------	---	--	--	-------------	--

US 5716618	A		36	B05D-005/12	
------------	---	--	----	-------------	--

AU 710259	B			C23C-018/08	Previous Publ. patent AU 9527233
-----------	---	--	--	-------------	----------------------------------

CA 2155714	C	E		H01J-009/02	
------------	---	---	--	-------------	--

KR 198766	B1			H01J-031/08	
-----------	----	--	--	-------------	--

EP 696813	B1	E		H01J-001/30	
-----------	----	---	--	-------------	--

Designated States (Regional): AT BE CH DE DK ES FR GB GR IE IT LI LU NL
PT SE

US 37896	E			B05D-005/12	Reissue of patent US 5716618
----------	---	--	--	-------------	------------------------------

DE 69528423	E			H01J-001/30	Based on patent EP 696813
-------------	---	--	--	-------------	---------------------------

Abstract (Basic): EP 696813 A

A soln. (A) for making electron-emitting devices (EED) contains an org. metal cpd. dissolved in an org. solvent and/or water. The cpd. does not crystallise during coating.

Also claimed are (a) a soln. (B) for forming electron-emitting regions of electron-emitting devices, contg. a metal carboxylate $(R(COO)_k)_mM$ (I) and an organic solvent and/or water, k and $m = 1$ to 4 ; $R = C_nX_{2n+1-k}$, where $X = H$ or halogen. $n = 0$ to 30 , and $M = \text{metal}$; (b) mfr. of an EED having between electrodes, a conductive film with an electron-emitting region formed by coating and calcining soln. (B); (c) an EED prepd. using solns. (A) or (B) or the above method; (d) an image-forming appts. contg. the device; and (e) mfr. of an image-forming appts. contg. an image-forming member and the EED.

USE - Mfr. cold cathodes. The electron source may contain a number of the EED's (claimed).

ADVANTAGE - The solns. (A) and (B) give an electron-emitting region-forming thin film with even thickness. Also the electron-emitting region can be formed by the conventional energisation treatment called forming.

Dwg.0/29

Abstract (Equivalent): US 5716618 A

A soln. (A) for making electron-emitting devices (EED) contains an org. metal cpd. dissolved in an org. solvent and/or water. The cpd. does not crystallise during coating.

Also claimed are (a) a soln. (B) for forming electron-emitting regions of electron-emitting devices, contg. a metal carboxylate $(R(COO)_k)_mM$ (I) and an organic solvent and/or water, k and $m = 1$ to 4 ; $R = C_nX_{2n+1-k}$, where $X = H$ or halogen. $n = 0$ to 30 , and $M = \text{metal}$; (b) mfr. of an EED having between electrodes, a conductive film with an electron-emitting region formed by coating and calcining soln. (B); (c) an EED prepd. using solns. (A) or (B) or the above method; (d) an image-forming appts. contg. the device; and (e) mfr. of an image-forming appts. contg. an image-forming member and the EED.

USE - Mfr. cold cathodes. The electron source may contain a number of the EED's (claimed).

ADVANTAGE - The solns. (A) and (B) give an electron-emitting region-forming thin film with even thickness. Also the electron-emitting region can be formed by the conventional energisation treatment called forming.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-273521

(43) 公開日 平成8年(1996)10月18日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J 1/30			H 0 1 J 1/30	B
C 0 9 K 3/16	1 0 2		C 0 9 K 3/16	1 0 2 G
G 0 9 F 9/313		7426-5H	G 0 9 F 9/313	E
H 0 1 B 1/12			H 0 1 B 1/12	Z
H 0 1 J 9/02			H 0 1 J 9/02	B

審査請求 未請求 請求項の数11 F D (全 20 頁) 最終頁に続く

(21) 出願番号 特願平7-101615

(22) 出願日 平成7年(1995)4月4日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 富田 佳紀

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(74) 代理人 弁理士 伊東 哲也 (外1名)

(54) 【発明の名称】 導電性膜形成用材料、並びにそれを用いた電子放出素子、電子源、表示パネルおよび画像形成装置の製造方法

(57) 【要約】 (修正有)

【目的】 膜厚、抵抗値が均一な導電性膜を形成する材料と、これを用いた電子放出素子、電子源、表示パネル、画像形成装置の製造方法を提供する。

【構成】 電子放出素子の導電性膜形成用材料であって、一般式(1)(2)



(式中、nは0～30の整数、aは1～4の整数、XはH、F、Cl、Br及びIからなる群から選択される少なくとも一種の元素、Mは金属をそれぞれ示す)



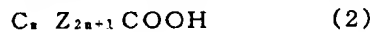
(式中、mは0～30の整数、ZはH、F、Cl、Br及びIからなる群から選択される少なくとも一種の元素をそれぞれ示す) で表わされるカルボン酸金属塩、カルボン酸との混合物を含有する。

【特許請求の範囲】

【請求項01】 電極間に、電子放出部を含む導電性膜を有する電子放出素子における該導電性膜を形成するための材料であって、下記一般式(1)



(式中、 n は0～30の整数、 a は1～4の整数、 X はH、F、Cl、Br及びIからなる群から選択される少なくとも一種の元素、 M は金属をそれぞれ示す)で表わされるカルボン酸金属塩と、下記一般式(2)



(式中、 m は0～30の整数、 Z はH、F、Cl、Br及びIからなる群から選択される少なくとも一種の元素をそれぞれ示す)で表わされるカルボン酸との混合物を含有することを特徴とする導電性膜形成用材料。

【請求項02】 前記材料が、前記混合物のカルボン酸エステル溶液であり、該カルボン酸エステルは前記カルボン酸金属塩と共通のカルボン酸部位を有するものであることを特徴とする、請求項1に記載の導電性膜形成用材料。

【請求項03】 前記カルボン酸は、前記カルボン酸金属塩と共通のカルボン酸部位を有するものであることを特徴とする、請求項1または2に記載の導電性膜形成用材料。

【請求項04】 前記電子放出素子は、表面伝導型電子放出素子である請求項1～3のうちのいずれかに記載の材料。

【請求項05】 電極間に、電子放出部が形成された導電性膜を有する電子放出素子の製造方法において、電子放出部が形成される導電性膜の形成工程が、請求項1～3のうちのいずれかに記載の材料を基板上に付与する工程と、基板上に付与された前記材料を加熱する工程とを有することを特徴とする電子放出素子の製造方法。

【請求項06】 請求項5に記載の工程にて形成された前記導電性膜に、電子放出部を形成するためのフォーミング処理を施す工程を有することを特徴とする電子放出素子の製造方法。

【請求項07】 前記フォーミング処理は、前記導電性膜に通電する工程を含む請求項6に記載の電子放出素子の製造方法。

【請求項08】 前記電子放出素子は、表面伝導型電子放出素子である請求項4～7いずれかに記載の電子放出素子の製造方法。

【請求項09】 電子放出素子と、該素子への電圧印加手段とを具備する電子源の製造方法であって、該電子放出素子を請求項5～8いずれかに記載の方法で作製することを特徴とする電子源の製造方法。

【請求項10】 電子放出素子及び該素子への電圧印加手段を具備する電子源と、該素子から放出される電子を受けて発光する蛍光膜とを具備する表示パネルの製造方法であって、該電子放出素子を請求項5～8いずれかに

記載の方法で作製することを特徴とする表示パネルの製造方法。

【請求項11】 電子放出素子及び該素子への電圧印加手段を具備する電子源と、該素子から放出される電子を受けて発光する蛍光膜と、外部信号に基づいて該素子へ印加する電圧を制御する駆動回路とを具備する画像形成装置の製造方法であって、該電子放出素子を請求項5～8いずれかに記載の方法で作製することを特徴とする画像形成装置の製造方法。

10 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は対向する電極間に設けた電子放出部を含む導電性膜に電圧を印加して電子を放出させる電子放出素子の製造に有用な導電性膜形成用材料、並びにそれを用いた電子放出素子、電子源、表示パネルおよび画像形成装置の製造方法に関する。

【0002】

【従来の技術】 従来、電子放出素子として熱電子源と冷陰極電子源の2種類が知られている。冷陰極電子源には電界放出型(以下FE型と略す)、金属/絶縁層/金属型(以下MIM型と略す)、表面伝導型等の電子放出素子がある。

【0003】 FE型電子放出素子の例としては、W. P. Dyke & W. W. Dolan, "Field emission", *Advance in Electron Physics*, 8, 89 (1956)、あるいはC. A. Spindt, "Physical Properties of thin-film field emission cathodes with molybdenum cones", *J. Appl. Phys.*, 47, 5248 (1976)等に記載のものが知られている。

【0004】 また、MIM型電子放出素子の例としては、C. A. Mead, "Operation of Tunnel-Emission Devices", *J. Appl. Phys.*, 32, 646 (1961)等に記載のものが知られている。

【0005】 そして、表面伝導型電子放出素子の例としては、M. I. Elinson, *Radio Eng. Electron Phys.*, 10, 1290 (1965)等に記載のものが知られている。

【0006】 表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン等による SnO_2 薄膜を用いたもの、Au薄膜によるもの[G. Dittmer, "Thin Solid Films", 9, 317 (1972)]、 In_2O_3/SnO_2 薄膜によるもの[M. Hartwell and C. G. Fonstad, "IEEE Trans.

ED Conf.", 519 (1975)], カーボン薄膜によるもの[荒木久 他, 真空, 第26巻, 第1号, 22頁(1983)]等が報告されている。

【0007】これらの表面伝導型電子放出素子の典型的な素子構成として前述のハートウェルの素子構成を図18に示す。同図において1は基板である。4は導電性膜であり、H型形状のパターンにスパッタで形成された金属酸化物薄膜等からなり、後述の通電フォーミングと呼ばれる通電処理により電子放出部5が形成される。なお、同図中の素子電極間隔Lは0.5~1mm、素子電極長さW'は約0.1mmで設定されている。また、電子放出部5の位置及び形状については、模式図として表した。

【0008】従来、これらの表面伝導型電子放出素子においては、電子放出を行う前に導電性膜4に予め通電フォーミングと呼ばれる通電処理を施すことによって電子放出部5を形成するのが一般的であった。すなわち、通電フォーミングとは前記導電性膜4の両端に直流電圧あるいは非常にゆっくりとした昇電圧、例えば1V/分程度を印加通電し、導電性膜4を局部的に破壊、変形もしくは変質せしめ、電気的に高抵抗な状態にした電子放出部5を形成することである。なお、電子放出部5においては導電性膜4の一部に亀裂が発生しており、その亀裂付近から電子放出が行われる。このように通電フォーミングにより導電性膜を局部的に破壊、変形もしくは変質せしめ、構造の変化した部位を電子放出部5と呼び、また通電フォーミングにより電子放出部5が形成された導電性膜4を電子放出部5を含む導電性膜4と呼ぶ。前記通電フォーミング処理を施した表面伝導型電子放出素子は、上述の電子放出部5を含む導電性膜4に電圧を印加し、該素子に電流を流すことにより、電子放出部5より電子を放出せしめるものである。

【0009】また、上述の表面伝導型電子放出素子は、構造が単純で製造も比較的容易であることから、大面積にわたって多数の素子を配列形成できる利点がある。そこで、この特徴を生かせるようないろいろな応用が研究されており、例えば荷電ビーム源、表示装置等が挙げられる。多数の表面伝導型電子放出素子を配列形成した例としては、後述するように、並列に配列した個々の表面伝導型電子放出素子の両端を配線(共通配線)でそれぞれ結線した行を多数行配列した、いわゆる梯子型配置の電子源が挙げられる(例えば、特開昭64-031332、特開平1-283749、特開平2-257552等)。また、特に表示装置等の画像形成装置においては、近年、液晶を用いた平板型表示装置が、CRTに替わって普及してきたが、自発光型でないためバックライトを持たなければならない等の問題点があり、自発光型の表示装置の開発が望まれてきた。自発光型の表示装置としては、表面伝導型電子放出素子を多数配置した電子源と、電子源より放出された電子によって可視光を発光

せしめる蛍光体とを組み合わせた表示パネルを具備する画像形成装置が挙げられる(例えば、USP5066883)。

【0010】

【発明が解決しようとする課題】しかしながら、これら従来の表面伝導型電子放出素子、並びにそれを用いた電子源、表示パネルおよび画像形成装置の製造に関しては、後述するような様々な問題があった。

【0011】すなわち、従来は、有機金属化合物の溶液を塗布乾燥後、加熱焼成により有機成分を熱分解除去して金属もしくは金属無機化合物としていたが、有機金属化合物の塗布膜は比較的大きな結晶構造となりやすく、加熱焼成後も塗布時の結晶パターンおよび結晶パターンの境界線が残って膜厚やシート抵抗値が不均一となるという問題があった。

【0012】より具体的には、従来有機金属化合物として使用されてきたカルボン酸金属塩は一般に結晶性が高く、例えば酢酸パラジウムのアセトン溶液などをガラス基板上に塗布析出させて得た塗布薄膜はX線回折の結果から結晶性であることが確認されている。また、光学顕微鏡による観察でも、かかる従来の塗布薄膜においては大きな結晶塊が基板上に不均一に存在したり、デンドライトのような結晶パターンが存在し、その結晶パターンを構成する金属もしくは金属無機化合物の膜厚は当然不均一であることが確認されている。このような従来の塗布薄膜における結晶同士の界面は異なる結晶面が接していることが多く、融解速度などが異なるので加熱焼成後にその界面で膜厚や抵抗値が不均一になりやすいという問題があった。

【0013】従って、上記従来使用されてきた酢酸パラジウムのアセトン溶液のような有機金属化合物の溶液を用いて得た表面伝導型電子放出素子においては、導電性膜の膜厚やシート抵抗値の均一化に限度があり、それ故かかる電子放出素子を用いた電子源、表示パネルおよび画像形成装置にあっても輝度むらや電子放出部の欠陥による不良発生率の低減に限界があった。

【0014】なお、導電性膜の形成に有機金属化合物を使用するのは、これらは一般に電子放出素子に基板として用いられるガラスやシリコンウエハ、並びに電極材料等の耐熱温度より低温で加熱焼成することによって金属あるいは金属酸化物等を得ることができるからである。他方、有機成分を含まない金属のハロゲン化物や無機酸塩は、その融点・沸点・昇華温度および分解温度が一般に約1000℃であり、上記の耐熱温度よりはるかに高い温度での加熱焼成が必要となり、不適である。

【0015】本発明は、上記従来技術の有する課題に鑑みてなされたものであり、上記従来のカルボン酸金属塩の結晶化を抑制し、塗布時に結晶化せず膜厚及び抵抗値が均一な導電性膜を形成することが可能な導電性膜形成用材料を開発し、さらにその材料を用いた電子放出素

子、電子源、表示パネルおよび画像形成装置の製造方法を提供することを目的とするものである。

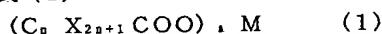
【0016】

【課題を解決するための手段】本発明者らは上記目的を達成すべく鋭意研究した結果、特定のカルボン酸金属塩と特定のカルボン酸とを組み合わせる使用することによってカルボン酸金属塩の結晶化が抑制され、しかもかかるカルボン酸はカルボン酸金属塩の熱分解性等の諸物性に大きな影響を与えることなく加熱焼成中に分解もしくは蒸発し、加熱焼成後の金属もしくは金属無機化合物から成る導電性膜の諸物性に变化を及ぼさないことを見出し、本発明に到達した。すなわち、本発明者らは、通常結晶性の高いカルボン酸金属塩に特定のカルボン酸を添加することによってその結晶性を低減させることができることを見出した。

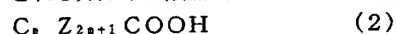
【0017】すなわち本発明は、電子放出素子の製造に有用な新規な導電性膜形成用材料、並びにそれを用いた電子放出素子、電子源、表示パネルおよび画像形成装置の製造方法に関し、以下に詳細に説明する。

【0018】先ず、本発明の新規な導電性膜形成用材料について説明する。

【0019】本発明の導電性膜形成用材料は、下記一般式(1)



(式中、nは0～30の整数、aは1～4の整数、XはH、F、Cl、Br及びIからなる群から選択される少なくとも一種の元素、Mは金属をそれぞれ示す)で表わされるカルボン酸金属塩と、下記一般式(2)



(式中、mは0～30の整数、ZはH、F、Cl、Br及びIからなる群から選択される少なくとも一種の元素をそれぞれ示す)で表わされるカルボン酸との混合物を含有することを特徴とし、基板と、該基板上に対向配置される電極と、該電極間に設けられる電子放出部を含む導電性膜とを具備する電子放出素子における該導電性膜を形成するための材料である。

【0020】上記本発明にかかるカルボン酸金属塩中の中心金属(M)としては電圧印加により電子を放出しやすいもの、すなわち仕事関数の比較的低いもので且つ安定なものが好ましく、例えばPd、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pb、Tl、Hg、Cd、Pt、Mn、Sc、Y、La、Co、Ce、Zr、Th、V、Mo、Ni、Os、Rh、Ir等の金属が挙げられる。

【0021】本発明にかかるカルボン酸金属塩のカルボン酸部位($C_n X_{2n+1} COO$)の炭素数は1～31(n=0～30)であり、またXはH、F、Cl、Br及びIからなる群から選択される少なくとも一種の元素である。一分子中のXが全て同一であっても異なってもよい。上記カルボン酸部位の好ましい具体例としては、

ギ酸、酢酸、プロピオン酸、酪酸、イソ酪酸、吉草酸あるいはそれらのハロゲン化物の残基が挙げられる。

【0022】本発明にかかるカルボン酸金属塩においては、金属イオンの価数により金属に対して結合するカルボン酸の数(a)は1から4まで変化する。例えば、銀と酢酸の場合には銀1等量に対して酢酸1等量が結合した一酢酸銀が一般的であるし、パラジウムと酢酸の場合にはパラジウム1等量に対して酢酸2等量が結合した二酢酸パラジウムが一般的であることはよく知られている。また、イットリウム(Y)と酢酸の場合には三酢酸イットリウムが、鉛(Pb)と酢酸の場合には四酢酸鉛が一般的であることがよく知られている。

【0023】本発明の導電性膜形成用材料において上記カルボン酸金属塩と共に使用される本発明にかかるカルボン酸($C_n Z_{2n+1} COOH$)の炭素数は1～31(m=0～30)であり、またZはH、F、Cl、Br及びIからなる群から選択される少なくとも一種の元素である。一分子中のZが全て同一であっても異なってもよい。上記カルボン酸の好ましい具体例としては、ギ酸、酢酸、プロピオン酸、酪酸、イソ酪酸、吉草酸が挙げられる。

【0024】本発明の導電性膜形成用材料においては、前記カルボン酸が、前記カルボン酸金属塩と共通のカルボン酸部位を有するものであることが好ましい。例えば、酢酸金属塩には酢酸を添加し、プロピオン酸金属塩にはプロピオン酸を添加し、トリフロロ酢酸金属塩にはトリフロロ酢酸を添加することが好ましい。このようにカルボン酸部位を共通にすることが好ましい理由は、カルボン酸金属塩に関してカルボン酸の交換が生じるのを避けるため、および得られる熱分解生成物が類似しているためである。

【0025】また、本発明にかかるカルボン酸の添加量は特に制限されず、カルボン酸金属塩の結晶性および基板の材質、溶媒、気温、湿度等の諸条件によって適宜選択されるが、一般にはカルボン酸金属塩100重量部に対して1～10重量部程度が好ましい。

【0026】本発明の導電性膜形成用材料に含有される上記カルボン酸金属塩及び上記カルボン酸はそれぞれ単独でもまたは複数であってもよく、上記カルボン酸金属塩と上記カルボン酸との混合物は必要に応じて溶液として用いられる。この混合物を例えばアセトン等の溶媒に適宜溶解して塗布すると特定の結晶面が成長しない非晶質(アモルファス)な塗布膜が得られる。

【0027】上記本発明の導電性膜形成用材料を溶液とする場合の溶媒としては、カルボン酸金属塩の溶媒への溶解度や成膜時の乾燥等の条件を考慮すると、ケトン類、エーテル類、カルボン酸エステル類、アルコール類または水が好ましいものとして挙げられ、特に好ましくはカルボン酸エステル類である。

【0028】溶媒としてカルボン酸エステルを用いると

きには、使用するカルボン酸エステルは前記カルボン酸金属塩と共通のカルボン酸部位を有するものであることが好ましい。例えば、カルボン酸金属塩として酢酸金属塩を使用する場合には酢酸エチルや酢酸ブチル等の酢酸エステル溶媒を、プロピオン酸金属塩を使用する場合にはプロピオン酸エステル溶媒を、トリフロロ酢酸金属塩を使用する場合にはトリフロロ酢酸エステル溶媒をそれぞれ用いるのが好ましい。

【0029】なお、一般にカルボン酸金属塩の塗布膜は比較的大きな結晶構造となりやすく、加熱焼成後も塗布時の結晶パターンおよび結晶パターンの境界線が残って膜厚やシート抵抗値が不均一となるという問題があったのに対して、上記カルボン酸金属塩に上記カルボン酸を組み合わせる使用することによってカルボン酸金属塩の結晶化が抑制され、それらの混合物の溶液を用いて得た塗布薄膜をX線回折したところ非結晶性であった。

【0030】本発明の導電性膜形成用材料を用いて製造可能な電子放出素子の基本的な構成は特に制限されないが、以下に好適な電子放出素子の基本的な構成について図面を参照して説明する。

【0031】本発明に好適な電子放出素子の基本的な構成は、平面型および垂直型の2つの構成があげられる。まず、平面型の電子放出素子について説明する。

【0032】図1(a)、(b)はそれぞれ本発明に好適な平面型の電子放出素子の基本的な構成を示す模式的平面図および断面図である。図1において1は絶縁性基板、2および3は素子電極、4は導電性膜、5は電子放出部である。

【0033】基板1としては、石英ガラス、Na等の不純物含有量を減少したガラス、青板ガラス、青板ガラスにスパッタ法等により形成した SiO_2 を積層したガラス基板等、並びにアルミナ等のセラミックス等が用いられる。

【0034】基板1上に対向配置される素子電極2、3の材料としては、一般的な導体材料が用いられ、例えばNi、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属あるいはそれらの合金、Pd、Ag、Au、 RuO_2 、Pd-Ag等の金属あるいは金属酸化物とガラス等から構成される印刷導体、 In_2O_3 - SnO_2 等の透明導電体、並びにポリシリコン等の半導体材料等から適宜選択される。

【0035】素子電極間隔L、素子電極長さW、導電性膜4の形状等は、応用される形態等に応じて適宜設計される。素子電極間隔Lは、好ましくは数百オングストロームから数百 μm であり、より好ましくは素子電極間に印加する電圧等により数 μm から数十 μm である。また、素子電極長さWは、好ましくは電極の抵抗値、電子放出特性等により数 μm から数百 μm である。さらに、素子電極2、3の膜厚dは、好ましくは数百オングストロームから数 μm である。

【0036】なお、図1においては基板1上に素子電極2、3、導電性膜4の順に順次積層してあるが、本発明に好適な電子放出素子にかかる構成だけでなく、基板1上に導電性膜4、素子電極2、3の順に順次積層してなるものであってもよい。

【0037】導電性膜4は、上記本発明の導電性膜形成用材料を後述するように加熱焼成してなる金属および/または金属酸化物、金属窒化物等の金属無機化合物を含有するものである。従って、導電性膜4を構成する材料としては、例えばPd、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pb、Tl、Hg、Cd、Pt、Mn、Sc、Y、La、Co、Ce、Zr、Th、V、Mo、Ni、Os、Rh、Ir等の金属、AgMg、NiCu、PbSn等の合金、 PdO 、 SnO_2 、 In_2O_3 、 PbO 、 Sb_2O_3 等の金属酸化物、 HfB_2 、 ZrB_2 、 LaB_6 、 CeB_6 、 YB_4 、 Gd_2B_4 等の金属硼化物、TiN、ZrN、HfN等の金属窒化物等が挙げられ、TiC、ZrC、HfC、TaC、SiC、WC等の金属炭化物、Si、Ge等の半導体、カーボン等を含有してもよい。

【0038】導電性膜4は、良好な電子放出特性を得るためには微粒子で構成された微粒子膜が特に好ましい。なお、ここで述べる微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、あるいは重なり合った状態（島状も含む）の膜をさす。かかる微粒子の粒径は、数オングストロームから数千オングストロームが好ましく、特に好ましくは10オングストロームから200オングストロームである。

【0039】導電性膜4の膜厚は、素子電極2、3へのステップカバレッジ、素子電極2、3間の抵抗値および後述する通電フォーミング処理条件等によって適宜設定され、好ましくは数オングストロームから数千オングストロームであり、特に好ましくは10オングストロームから500オングストロームである。導電性膜4の好ましい抵抗値は、10の3乗から10の7乗 Ω/\square のシート抵抗値である。

【0040】電子放出部5は、導電性膜4の一部に形成された高抵抗の亀裂であり、導電性膜4の膜厚、膜質、材料及び後述する通電フォーミング処理条件等に依存して形成される。また、電子放出部5は、数オングストロームから数百オングストロームの粒径の導電性微粒子を有することもある。かかる導電性微粒子は、導電性膜4を構成する材料の元素の一部あるいは全てと同様の物である。また、電子放出部5及びその近傍の導電性膜4には、炭素及び炭素化合物を有することもある。なお、図1においては素子電極2と3との間の導電性膜4の一部が電子放出部5として機能するように記載されているが、製法によっては素子電極2と3との間の導電性膜4全てが電子放出部5として機能する場合もある。

【0041】次に、本発明に好適な別の構成の電子放出素子である垂直型の電子放出素子について説明する。

【0042】図2は本発明に好適な垂直型の電子放出素子の基本的な構成を示す模式的断面図である。なお、図2において、図1中の符号と同一の符号は図1と同一のものを示し、21は段差形成部である。

【0043】基板1、素子電極2及び3、導電性膜4、電子放出部5は、前述した平面型電子放出素子と同様の材料で構成されたものであり、段差形成部21は、真空蒸着法、印刷法、スパッタ法等で形成されたSiO₂等の絶縁性材料で構成される。段差形成部21の厚みは、先に述べた平面型電子放出素子の素子電極間隔Lに対応し、好ましくは数百オングストロームから数十μmであり、段差形成部の製法及び素子電極間に印加する電圧等により設定され、より好ましくは数百オングストロームから数μmである。

【0044】導電性膜4は、素子電極2、3と段差形成部21作製後に形成するため、素子電極2、3の上に積層される。なお、電子放出部5は、図2においては段差形成部21に対して直線状に示されているが、作製条件、通電フォーミング条件等に依存し、形状、位置ともこれに限られるものではない。

【0045】次に、本発明の新規な電子放出素子の製造方法について説明する。

【0046】本発明の電子放出素子の製造方法は、基板と、該基板上に対向配置される電極と、該電極間に設けられる電子放出部を含む導電性膜とを具備する電子放出素子の製造方法であって、上記本発明の導電性膜形成用材料を基板上に付与する工程と、基板上に付与された前記材料を加熱焼成して金属および/または金属無機化合物を含有する導電性膜を得る工程と、該導電性膜に通電フォーミング処理を施して電子放出部を形成する工程とを含むことを特徴とする方法である。

【0047】本発明の電子放出素子の製造方法においては、上記本発明の導電性膜形成用材料を必要に応じて溶液等として基板上に付与するが、その手段は特に制限されず、塗布法、真空蒸着法、スパッタ法、化学的気相堆積法、分散塗布法、ディッピング法、スピンナー法等が適宜採用される。

【0048】本発明にかかる上記有機金属化合物のような有機金属化合物は一般に絶縁性であり、このままでは以下に述べる通電フォーミングという電気的処理を行えない。従って、基板上に付与された前記材料を適宜乾燥した後に加熱焼成して金属および/または金属無機化合物を含有する前述の導電性膜を得る。より詳しくは、有機金属化合物を塗布した基板を有機金属化合物の分解温度以上に加熱し、基板上で有機金属化合物の有機成分を分解させて導電性膜を得る。前記材料を加熱焼成する温度と時間は、本発明にかかる有機金属化合物の有機物が分解して無機金属および/または無機金属酸化物、無機

金属窒化物等の金属無機化合物となるように適宜選択され、必要に応じて酸素、窒素などのガスを焼成雰囲気中に加えてもよい。上記有機金属化合物の有機成分は100℃以下、ほとんどの場合300℃前後で分解して金属および/または金属無機化合物あるいはそれらの表面に炭素数の小さな有機物が吸着した化合物に変化するので、基板の加熱温度は200℃から500℃が好ましい。

【0049】また、加熱焼成時に上記有機金属化合物の有機成分が90%以上分解することが好ましく、すなわち有機金属化合物の90%以上を無機金属および/または金属無機化合物とすることが好ましい。この範囲内であれば、得られる導電性膜の電気抵抗が低くなり、通電フォーミング処理を確実に実行する傾向にあるからである。また、残りの部分（好ましくは10%以下の成分）は有機物もしくはH₂O、CO、NO_x等であるが、有機金属化合物の中心金属によってはこれらを吸着、吸蔵、配位して完全に除去することは不可能な場合がある。これらの残査は存在しないほうが好ましいが、通電フォーミング処理が可能な電気抵抗が確保される範囲で存在してもかまわない。

【0050】なお、乾燥工程は通常用いられる自然乾燥、送風乾燥、熱乾燥等を適宜採用して行われ、また焼成工程も通常用いられる加熱手段を適宜採用して行われるが、乾燥工程と焼成工程とは必ずしも区別された別工程として行う必要はなく、連続して同時に行ってもかまわない。

【0051】続いて、本発明の電子放出素子の製造方法においては、上記導電性膜に通電フォーミング処理を施して前述の電子放出部を形成する。かかる通電フォーミング処理は、導電性膜にパルス波形等の電圧を印加して導電性膜を局部的に破壊、変形もしくは変質させることによって電子放出部を形成する処理であり、その通電条件等は導電性膜の膜厚、膜質、材料等に応じて適宜選択される。

【0052】上記本発明の電子放出素子の製造方法においては、前記本発明の導電性膜形成用材料を用いるためその結晶化が抑制されることから、本発明の導電性膜形成用材料を使用して形成される有機金属化合物の薄膜は非結晶性であり、基板上に均一な分布、膜厚で形成することができる。従って、前記本発明の材料を用いて得た塗布薄膜は、加熱焼成後もμmオーダーの均一性を保持したまま金属および/または金属無機化合物を含む導電性膜となる。なお、薄膜がオングストロームオーダーの範囲ではこれらの化合物は凝集して微粒子形状となることが多い。すなわち有機金属化合物に含まれていて焼成によって生成した金属原子または金属酸化物等の分子は数個から数千個が凝集して微粒子となるが、本発明によれば肉眼で見えるような大きさの凝集は起こらない。このように、本発明の電子放出素子の製造方法にお

いては、加熱焼成後に基板上にアモルファス状もしくは金属結晶状の膜が堆積するので、従来のような結晶構造の影響を受けることなく、均一な膜厚、均一な抵抗値の電子放出部を含む導電性膜を得ることができる。

【0053】本発明の電子放出素子の製造方法は上記条件を満たす方法であればよく、具体的な方法としては様々な方法が考えられるが、その一例を図3に示す。

【0054】以下、順をおって本発明の電子放出素子の製造方法の好適な態様を図1および図3に基づいて説明する。なお、図3において、図1中の符号と同一の符号は図1と同一のものを示す。

【0055】1) 基板1を洗剤、純水および有機溶剤により十分に洗浄後、真空蒸着法、スパッタ法等により基板1上に素子電極材料を堆積させた後、フォトリソグラフィ技術により該基板1上に素子電極2、3を形成する(図3(a))。

【0056】2) 素子電極2、3を設けた基板1上に、前記本発明の導電性膜形成用材料を溶液として塗布して放置することにより有機金属薄膜を形成する。なお、上記の溶液は、本発明にかかる前記カルボン酸金属塩と前記カルボン酸との混合物を含有する溶液である。この後、有機金属薄膜を加熱焼成処理し、リフトオフ、エッチング等によりパターンニングして、金属および/または金属無機化合物を含有する導電性膜4を形成する(図3(b))。なお、ここでは導電性膜形成用材料の溶液の塗布法について説明したが、該材料を基板上に付与する手段はこれに限るものではなく、真空蒸着法、スパッタ法、化学的気相堆積法、分散塗布法、ディッピング法、スピンナー法等によって付与することも可能である。

【0057】3) 続いて、素子電極2、3間に不図示の電源を用いて通電して導電性膜4に通電フォーミングと呼ばれる通電処理を施すことによって、導電性膜4の部位に構造の変化した電子放出部5が形成される(図3(c))。

【0058】通電フォーミングの際の電圧波形の一例を図4に示す。

【0059】電圧波形は特にパルス波形が好ましく、パルス波高値を定電圧としたパルスを連続的に印加する場合を図4(a)に、パルス波高値を増加させながらパルスを印加する場合を図4(b)にそれぞれ示す。

【0060】先ず、パルス波高値を定電圧とした場合について図4(a)に基づいて説明する。図4(a)におけるT1およびT2はそれぞれ電圧波形のパルス幅とパルス間隔である。T1を1マイクロ秒~10ミリ秒、T2を10マイクロ秒~100ミリ秒とし、三角波の波高値(通電フォーミング時のピーク電圧)は電子放出素子の前述した形態に応じて適宜選択し、適当な真空度、例えば10の-5乗torr程度の真空雰囲気下で、数秒から数十分印加する。なお、素子の電極間に印加する電圧波形は三角波に限定することなく、矩形波など所望

の波形を採用しても良い。

【0061】図4(b)におけるT1およびT2は図4(a)におけるものと同様であり、三角波の波高値を、例えば0.1Vステップ程度ずつ増加させながら適当な真空雰囲気下で印加する。

【0062】なお、上記の場合の通電フォーミング処理の終了は、パルス間隔T2中に、導電性膜4を局所的に破壊、変形しない程度の電圧、例えば0.1V程度の電圧で素子電流を測定し、抵抗値を求め、例えば1Mオーム以上の抵抗を示した時に通電フォーミングを終了する。

【0063】4) 次に、通電フォーミングが終了した素子に活性化工程と呼ぶ処理を、好ましくは施す。

【0064】活性化工程とは、例えば10の-4乗~10の-5乗torr程度の真空度で、通電フォーミング同様にパルス波高値が定電圧のパルスの印加を繰り返す工程のことを言い、かかる処理によって真空中に存在する有機物質から導電性膜4上に炭素及び炭素化合物が堆積し、それによって素子電流If、放出電流Ieが著しく変化する。素子電流Ifと放出電流Ieを測定しながら、例えば放出電流Ieが飽和した時点で活性化工程を終了する。また、パルス波高値は、好ましくは動作駆動電圧である。

【0065】なお、ここでいう炭素及び炭素化合物とは、グラファイト(単、多結晶双方を指す)非晶質カーボン(非晶質カーボン及び多結晶グラファイトとの混合物を指す)であり、その膜厚は、好ましくは500オングストローム以下、より好ましくは300オングストローム以下である。

【0066】5) こうして作製した電子放出素子を、フォーミング工程、活性化工程での真空度より高い真空度の真空雰囲気中に保持して動作駆動することが好ましい。また、上記のより高い真空度の真空雰囲気下で80℃~150℃に加熱した後に動作駆動することがより好ましい。

【0067】なお、フォーミング工程、活性化工程での真空度より高い真空度の真空雰囲気とは、例えば約10の-6乗以上の真空度を有する真空度であり、より好ましくは超高真空系であり、炭素及び炭素化合物が概ね新たに堆積しない真空度である。

【0068】従って、これによって、上記活性化工程で堆積した以上の炭素及び炭素化合物の堆積を抑制する事が可能となり、素子電流If、放出電流Ieが安定する。

【0069】上述のような素子構成を有しており、上記本発明の製造方法によって作製された電子放出素子の基本特性について図5及び図6を用いて説明する。

【0070】図5は、図1で示した構成を有する素子の電子放出特性を測定するための測定評価装置の概略構成図である。図5において、図1中の符号と同一の符号は

図1と同一のものを示す。また、51は電子放出素子に素子電圧 V_f を印加するための電源、50は素子電極2、3間の導電性膜4を流れる素子電流 I_f を測定するための電流計、54は素子の電子放出部5より放出される放出電流 I_e を捕捉するためのアノード電極、53はアノード電極54に電圧を印加するための高圧電源、52は素子の電子放出部5より放出される放出電流 I_e を測定するための電流計、55は真空装置、56は排気ポンプである。

【0071】また、電子放出素子及びアノード電極54等は真空装置55内に設置され、その真空装置55には、不図示の真空計等の真空装置に必要な機器が具備されており、所望の真空中で電子放出素子の測定評価を行えるようになっている。なお、排気ポンプ56は、ターボポンプ、ロータリーポンプからなる通常の高真空装置系と、更にイオンポンプ等からなる超高真空装置系とからなる。また、真空装置全体、及び電子放出素子は、不図示のヒーターにより200度まで加熱できる。従って、本測定評価装置では、前述の通電フォーミング以降の工程も行うことができる。

【0072】なお、アノード電極の電圧は1kV~10kV、アノード電極と電子放出素子との距離Hは2mm~8mmの範囲で測定した。

【0073】図5に示した測定評価装置により測定された放出電流 I_e および素子電流 I_f と素子電圧 V_f との関係の典型的な例を図6に示す。なお、放出電流 I_e は素子電流 I_f に比べて著しく小さいので、図6はリニアスケール任意単位で示されている。

【0074】図6からも明らかなように、本発明の製造方法によって作製された電子放出素子は、放出電流 I_e に対する以下の三つの特徴的特性を有する。

【0075】まず第一に、上記電気放出素子はある電圧(しきい値電圧と呼ばれ、図6中の V_{th} である)以上の素子電圧を印加すると急激に放出電流 I_e が増加し、一方しきい値電圧 V_{th} 未満では放出電流 I_e がほとんど検出されない。すなわち、上記電気放出素子は、放出電流 I_e に対する明確なしきい値電圧 V_{th} を持った非線形素子である。

【0076】第二に、放出電流 I_e が素子電圧 V_f に単調増加依存するため、放出電流 I_e は素子電圧 V_f で制御できる。

【0077】第三にアノード電極54に捕捉される放出電荷は、素子電圧 V_f を印加する時間に依存する。すなわち、アノード電極54に捕捉される電荷量は、素子電圧 V_f を印加する時間により制御できる。

【0078】本発明の製造方法によって製造される電子放出素子は以上のような特性を有するため、複数の電子放出素子を配置した電子源、画像形成装置等においても入力信号に応じて電子放出特性を容易に制御できるとなり、多方面への応用が可能である。

【0079】また、素子電流 I_f は素子電圧 V_f に対して単調増加する(MI特性と呼ぶ)好ましい特性の例を図6中に実線で示したが、この他にも、素子電流 I_f が素子電圧 V_f に対して電圧制御型負性抵抗(VCNR特性と呼ぶ)特性を示す場合もある(不図示)。また、これら素子電流の特性は、その製法及び測定時の測定条件等に依存する。なお、この場合も、電子放出素子は上述した三つの特性上の特徴を有する。

【0080】次に、本発明の電子源の製造方法と、該方法によって製造される電子源について説明する。

【0081】本発明の電子源の製造方法は、電子放出素子と、該素子への電圧印加手段とを具備する電子源の製造方法であって、該電子放出素子を上述の本発明の電子放出素子の製造方法で作製することを特徴とする方法である。本発明の電子源の製造方法においては、電子放出素子を前述の本発明の電子放出素子の製造方法で作製すること以外は特に制限されず、またかかる方法によって製造される電子源の電圧印加手段等の具体的な構成も特に制限されない。

【0082】以下に、本発明の電子源の製造方法及びその方法によって製造される電子源の好適な態様について説明する。

【0083】基板上の電子放出素子の配列の方式には、例えば、従来例で述べたように多数の電子放出素子を並列に配置し、個々の素子の両端を配線で接続した電子放出素子の行を多数配列し(行方向と呼ぶ)、この配線と直交する方向に(列方向と呼ぶ)該電子源の上方の空間に設置された制御電極(グリッドとも呼ぶ)によって電子放出素子からの放出電子を制御駆動するはしご状配置や、次に述べるm本のX方向配線の上にn本のY方向配線を層間絶縁層を介して設置し、電子放出素子の一对の素子電極にそれぞれX方向配線、Y方向配線を接続した配置があげられる。以下、後者の配置を単純マトリクス配置と呼ぶ。まず、単純マトリクス配置について詳述する。

【0084】前述した本発明の製造方法で作製される電子放出素子の3つの基本的特性の特徴によれば、単純マトリクス配置された電子放出素子においても、該素子からの放出電子は、しきい値電圧以上では対抗する素子電極間に印加するパルス状電圧の波高値と巾によって制御される。一方、しきい値電圧以下では、放出電子はほとんど放出されない。この特性によれば、多数の電子放出素子を配置した場合においても、個々の素子に上記パルス状電圧を適宜印加すれば、入力信号に応じて電子放出素子を選択し、その電子放出量を制御することが可能である。

【0085】以下、この原理に基づいて構成した電子源の構成について、図7を用いて説明する。71は電子源基板、72はX方向配線、73はY方向配線、74は電子放出素子、75は結線である。なお、電子放出素子7

4は前述の本発明の製造方法で作製されたものであればよく、前述した平面型あるいは垂直型のどちらであってもよい。

【0086】図7において、電子源基板71は前述したガラス基板等であり、用途に応じて、設置される電子放出素子の個数及び個々の素子の設計上の形状が適宜設定される。

【0087】X方向配線72は $D \times 1, D \times 2, \dots, D \times m$ の m 本(m は正の整数)の配線からなり、電子源基板71上に真空蒸着法、印刷法、スパッタ法等で形成した導電性金属等である。また、多数の電子放出素子にほぼ均等な電圧が供給されるようにその材料、膜厚、配線巾が適宜設定される。Y方向配線73は $D_y 1, D_y 2, \dots, D_y n$ の n 本(n は正の整数)の配線からなり、X方向配線72と同様に作製される。これら m 本のX方向配線72と n 本のY方向配線73間には、不図示の層間絶縁層が設置され、電気的に分離されてマトリクス配線を構成する。

【0088】不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等で形成された SiO_2 等であり、X方向配線72を形成した基板71の全面または一部に所望の形状で形成され、特にX方向配線72とY方向配線73の交差部の電位差に耐え得るように、膜厚、材料、製法が適宜設定される。また、X方向配線72とY方向配線73は、それぞれ外部端子として引き出されている。

【0089】更に、電子放出素子74の対向する素子電極(不図示)が、 m 本のX方向配線72及び n 本のY方向配線73と、真空蒸着法、印刷法、スパッタ法等で形成された導電性金属等からなる結線75によってそれぞれ電気的に接続されているものである。

【0090】ここで、 m 本のX方向配線72、 n 本のY方向配線73、結線75および対向する素子電極の導電性金属は、その構成元素の一部あるいは全部が同一であっても、またそれぞれ異なっているいてもよく、前述の素子電極の材料等から適宜選択される。なお、これら素子電極への配線は、素子電極と配線材料が同一である場合は、素子電極と総称する場合もある。また電子放出素子は、基板71上、あるいは不図示の層間絶縁層上のどちらに形成してもよい。

【0091】また、詳しくは後述するが、前記X方向配線72には、X方向に配列する放出素子74の行を入力信号に応じて走査するための走査信号を印加するための不図示の走査信号発生手段が電気的に接続されている。一方、Y方向配線73には、Y方向に配列する放出素子74の列の各列を入力信号に応じて変調するための変調信号を印加するための不図示の変調信号発生手段が電気的に接続されている。更に、電子放出素子の各素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給されるものである。

【0092】上記構成において、単純なマトリクス配線

だけで個別の素子を選択して独立に駆動可能となる。

【0093】次に、本発明の表示パネルの製造方法と、該方法によって製造される表示パネルについて説明する。

【0094】本発明の表示パネルの製造方法は、電子放出素子及び該素子への電圧印加手段を具備する電子源と、該素子から放出される電子を受けて発光する蛍光膜とを具備する表示パネルの製造方法であって、該電子放出素子を前述の本発明の電子放出素子の製造方法で作製することを特徴とする方法である。本発明の表示パネルの製造方法においては、電子放出素子を前述の本発明の電子放出素子の製造方法で作製すること以外は特に制限されず、またかかる方法によって製造される表示パネルの電子源、蛍光膜等の具体的な構成も特に制限されない。

【0095】以下に、本発明の表示パネルの製造方法及びその方法によって製造される表示パネルの好適な態様として、以上のようにして作製した単純マトリクス配置の電子源による表示等を用いる表示パネルについて、図8及び図9を用いて説明する。図8は表示パネルの基本構成図であり、図9は蛍光膜のパターン図である。

【0096】図8において、71は上述のようにして電子放出素子を配置した電子源基板、81は電子源を固定したリアプレート、86はガラス基板83の内面に蛍光膜84とメタルバック85等が形成されたフェースプレート、82は支持枠であり、リアプレート81、支持枠82及びフェースプレート86を、フリットガラス等を塗布した後に大気中あるいは窒素雰囲気中で $400 \sim 500$ 度で10分以上焼成することによって封着して、外囲器88を構成する。

【0097】図8において、74は図1における電子放出部に相当する。72及び73は、それぞれ電子放出素子の一对の素子電極と接続されたX方向配線及びY方向配線である。

【0098】外囲器88は、上述の如く、フェースプレート86、支持枠82及びリアプレート81で構成されるが、リアプレート81は主に基板71の強度を補強する目的で設けられるため、基板71自体で十分な強度を持つ場合は別体のリアプレート81は不要であり、基板71に直接支持枠82を封着し、フェースプレート86、支持枠82及び基板71にて外囲器88を構成しても良い。また、更には、フェースプレート86とリアプレート81との間に、スペーサーとよばれる不図示の支持体を設置することで、大気圧に対して十分な強度をもつ外囲器88の構成にすることもできる。

【0099】図9は蛍光膜を示す。蛍光膜84は、モノクローム用の場合は蛍光体のみから成るが、カラー用の蛍光膜の場合は蛍光体の配列によりブラックストライプあるいはブラックマトリクスなどと呼ばれる黒色導電材91と蛍光体92とで構成される。ブラックストライ

ブ、ブラックマトリクスが設けられる目的は、カラー表示の際に必要な三原色蛍光体の各蛍光体92間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜84における外光反射によるコントラストの低下を抑制することである。ブラックストライプの材料としては、通常よく用いられている黒鉛を主成分とする材料だけでなく、導電性があり光の透過及び反射が少ない材料であればこれに限るものではない。

【0100】ガラス基板83に蛍光体を塗布する方法は、モノクローム、カラーによらず、沈澱法や印刷法が

用いられる。
【0101】また、蛍光膜84の内面側には通常メタルバック85が設けられる。メタルバックの目的は、蛍光体の発光のうち内面側への光をフェースプレート86側へ鏡面反射することにより輝度を向上すること、電子ビーム加速電圧を印加するための電極として作用すること、外囲器内で発生した負イオンの衝突によるダメージからの蛍光体の保護すること等である。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理（通常フィリミングと呼ばれる）を行い、その後A1を

真空蒸着等で堆積することで作製できる。
【0102】フェースプレート86には、更に蛍光膜84の導電性を高めるため、蛍光膜84の外側面に透明電極（不図示）を設けてもよい。

【0103】前述の封着を行う際、カラーの場合は各色蛍光体と電子放出素子とを対応させなくてはならないため、十分な位置合わせを行なう必要がある。

【0104】外囲器88は、不図示の排気管を通じ、10のマイナス7乗トール〔Torr〕程度の真空度にされ、封止を行なわれる。また、外囲器88の封止後の真空度を維持するために、ゲッター処理を行なう場合もある。これは、外囲器88の封止を行なう直前あるいは封止後に、抵抗加熱あるいは高周波加熱等の加熱法により、外囲器88内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターは通常Ba等が主成分であり、該蒸着膜の吸着作用により、例えば1X10のマイナス5乗ないしは1X10のマイナス7乗トールの真空度を維持するものである。なお、電子放出素子のフォーミング以降の工程は、適宜設定される。

【0105】次に、本発明の画像形成装置の製造方法と、該方法によって製造される画像形成装置について説明する。

【0106】本発明の画像形成装置の製造方法は、電子放出素子及び該素子への電圧印加手段を具備する電子源と、該素子から放出される電子を受けて発光する蛍光膜と、外部信号に基づいて該素子へ印加する電圧を制御する駆動回路とを具備する画像形成装置の製造方法であって、該電子放出素子を前述の本発明の電子放出素子の製造方法で作製することを特徴とする方法である。本発明

の画像形成装置の製造方法においては、電子放出素子を前述の本発明の電子放出素子の製造方法で作製すること以外は特に制限されず、またかかる方法によって製造される画像形成装置の電子源、蛍光膜、駆動回路等の具体的な構成も特に制限されない。

【0107】以下に、本発明の画像形成装置の製造方法及びその方法によって製造される画像形成装置の好適な態様として、単純マトリクス配置の電子源を用いて構成した表示パネルを用いてNTSC方式のテレビ信号に基づいてテレビジョン表示を行なうための画像形成装置を示し、その概略構成を図10を用いて説明する。図10は、NTSC方式のテレビ信号に応じて表示を行なう例の画像形成装置の駆動回路のブロック図である。図10において、101は前記表示パネルであり、また、102は走査回路、103は制御回路、104はシフトレジスタ、105はラインメモリ、106は同期信号分離回路、107は変調信号発生器、VxおよびVaは直流電圧源である。

【0108】以下、各部の機能を説明していく。先ず表示パネル101は、端子Dox1ないしDoxm、及び端子Doy1ないしDoy n、並びに高圧端子Hvを介して外部の電気回路と接続している。このうち、端子Dox1ないしDoxmには、前記表示パネル内に設けられている電子源、すなわちM行N列の行列状にマトリクス配線された電子放出素子群を一行（N素子）ずつ順次駆動していくための走査信号が印加される。一方、端子Doy1ないしDoy nには、前記走査信号により選択された一行の電子放出素子の各素子の出力電子ビームを制御する為の変調信号が印加される。また、高圧端子Hvには、直流電圧源Vaより、たとえば10K〔V〕の直流電圧が供給されるが、これは電子放出素子より出力される電子ビームに蛍光体を励起するのに十分なエネルギーを付与する為の加速電圧である。

【0109】次に、走査回路102について説明する。同回路は、内部にM個のスイッチング素子を備えるもので（図中、S1ないしSmで模式的に示している）、各スイッチング素子は、直流電圧源Vxの出力電圧もしくは0〔V〕（グラウンドレベル）のいずれか一方を選択し、表示パネル101の端子Dox1ないしDoxmと電気的に接続するものである。S1ないしSmの各スイッチング素子は、制御回路103が出力する制御信号Tscanに基づいて動作するものであるが、実際には例えばFETのようなスイッチング素子を組み合わせる事により容易に構成する事が可能である。

【0110】なお、前記直流電圧源Vxは、本実施態様の場合には前記電子放出素子の特性（電子放出しきい値電圧）に基づき、走査されていない素子に印加される駆動電圧が電子放出しきい値電圧以下となるような一定電圧を出力するよう設定されている。

【0111】また、制御回路103は、外部より入力す

る画像信号に基づいて適切な表示が行なわれるように各部の動作を整合させる働きを持つものである。次に説明する同期信号分離回路106より送られる同期信号Tsyncに基づいて、各部に対してTscan、TsftおよびTmryの各制御信号を発生する。

【0112】同期信号分離回路106は、外部から入力されるNTSC方式のテレビ信号から、同期信号成分と輝度信号成分とを分離する為の回路で、よく知られているように周波数分離（フィルター）回路を用いれば、容易に構成できるものである。同期信号分離回路106により分離された同期信号は、よく知られるように垂直同期信号と水平同期信号より成るが、ここでは説明の便宜上、Tsync信号として図示した。一方、前記テレビ信号から分離された画像の輝度信号成分を便宜上DATA信号と表すが、同信号はシフトレジスタ104に入力される。

【0113】シフトレジスタ104は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル/パラレル変換するためのもので、前記制御回路103より送られる制御信号Tsftに基づいて動作する（すなわち、制御信号Tsftは、シフトレジスタ104のシフトクロックであると言い換えても良い）。シリアル/パラレル変換された画像1ライン分（電子放出素子N素子分の駆動データに相当する）のデータは、IdlないしIdnのN個の並列信号として前記シフトレジスタ104より出力される。

【0114】ラインメモリ105は、画像1ライン分のデータを必要時間の間だけ記憶する為の記憶装置であり、制御回路103より送られる制御信号Tmryにしたがって適宜IdlないしIdnの内容を記憶する。記憶された内容は、IdlないしIdnとして出力され、変調信号発生器107に入力される。

【0115】変調信号発生器107は、前記画像データIdlないしIdnの各々に応じて、電子放出素子の各々を適切に駆動変調する為の信号源で、その出力信号は、端子DoylないしDoy nを通じて表示パネル101内の電子放出素子に印加される。

【0116】前述したように、本発明にかかる電子放出素子は放出電流Ieに対して以下の基本特性を有している。すなわち、前述したように、電子放出には明確なしきい値電圧Vthがあり、Vth以上の電圧を印加された時のみ電子放出が生じる。

【0117】また、電子放出しきい値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化していく。なお、電子放出素子の材料や構成、製造方法を変える事により、電子放出しきい値電圧Vthの値や、印加電圧に対する放出電流の変化の度合いが変わる場合もあるが、いずれにしても以下のような事が言える。

【0118】すなわち、本素子にパルス状の電圧を印加

する場合、例えば電子放出しきい値以下の電圧を印加しても電子放出は生じないが、電子放出しきい値以上の電圧を印加する場合には電子ビームが出力される。その際、第一には、パルスの波高値Vmを変化させる事により出力電子ビームの強度を制御する事が可能である。第二には、パルスの幅Pwを変化させる事により出力される電子ビームの電荷の総量を制御する事が可能である。

【0119】したがって、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が挙げられる。電圧変調方式を実施するには、変調信号発生器107としては、一定の長さの電圧パルスを発生するが入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いる。また、パルス幅変調方式を実施するには、変調信号発生器107としては、一定の波高値の電圧パルスを発生するが入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いるものである。

【0120】以上説明した一連の動作により、表示パネル101を用いてテレビジョンの表示を行なえる。なお、上記説明中、特に記載しなかったが、シフトレジスタ104やラインメモリ105は、デジタル信号式のものでもアナログ信号式のものでも差し支えなく、要は画像信号のシリアル/パラレル変換や記憶が所定の速度で行なわれればよい。

【0121】デジタル信号式を用いる場合には、同期信号分離回路106の出力信号DATAをデジタル信号化する必要があるが、これは106の出力部にA/D変換器を備えれば容易に可能であることは言うまでもない。また、これと関連してラインメモリ105の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器107に用いられる回路が若干異なったものとなるのは言うまでもない。すなわち、デジタル信号の場合には、電圧変調方式の場合、変調信号発生器107には、例えばよく知られるD/A変換回路を用い、必要に応じて増幅回路等を付け加えればよい。またパルス幅変調方式の場合、変調信号発生器107は、例えば、高速の発振器および発振器の出力する波数を計数する計数器（カウンタ）および計数器の出力値と前記メモリの出力値を比較する比較器（コンパレータ）を組み合わせた回路を用いれば当業者であれば容易に構成できる。必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付け加えてもよい。

【0122】一方、アナログ信号の場合には、電圧変調方式の場合、変調信号発生器107には、例えばよく知られるオペアンプ等を用いた増幅回路を用いればよく、必要に応じてレベルシフト回路等を付け加えてもよい。また、パルス幅変調方式の場合には、例えばよく知られた電圧制御型発振回路（VCO）を用いればよく、必要

に応じて電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付け加えてもよい。

【0123】以上のように完成した本発明に好適な画像表示装置において、各電子放出素子に容器外端子Dox1ないしDoxm、Doy1ないしDoy_nを通じて電圧を印加することにより電子放出させ、高圧端子Hvを通じてメタルバック85あるいは透明電極（不図示）に高電圧を印加して電子ビームを加速し、蛍光膜84に衝突させることによって蛍光膜84を励起・発光させることで画像を表示することができる。

【0124】以上述べた構成は、表示等に用いられる好適な画像形成装置を作製する上で必要な概略構成であり、例えば各部材の材料等、詳細な部分は上述内容に限られるものではなく、画像形成装置の用途に適するよう適宜選択する。また、入力信号例として、NTSC方式を挙げたが、これに限るものではなく、PAL、SECAM方式等の諸方式でもよく、また、これよりも多数の走査線からなるTV信号（例えば、MUSE方式をはじめとする高品位TV）方式でもよい。

【0125】次に、前述のはしご型配置の電子源、表示パネル及び画像形成装置の例について図11及び図12を用いて説明する。

【0126】図11において、110は電子源基板、111は電子放出素子、112は前記電子放出素子を配線するための共通配線Dx1～Dx10である。電子放出素子111は、基板110上にX方向に並列に複数個配置される（これを素子行と呼ぶ）。この素子行が複数個配置され、電子源となる。各素子行の共通配線間に適宜駆動電圧を印加することで、各素子行を独立に駆動することが可能である。すなわち、電子ビームを放出したい素子行には電子放出しきい値以上の電圧を、電子ビームを放出しない素子行には電子放出しきい値以下の電圧を印加すればよい。また、各素子行間の共通配線Dx2～Dx9を、例えばDx2とDx3とを同一配線とするように構成しても良い。

【0127】図12は、上記のはしご型配置の電子源を備えた画像形成装置の表示パネルを示す。120はグリッド電極、121は電子が通過するための空孔、122はDox1、Dox2・・・Doxmよりなる容器外端子、123はグリッド電極120と接続されたG1、G2・・・G_nからなる容器外端子、124は前述の様に各素子行間の共通配線を同一配線とした電子源基板である。なお、図12において図8、図11中の符号と同一の符号は両図と同一のものを示す。前述の単純マトリクス配置の画像形成装置（図8に示した）との大きな違いは、電子源基板110とフェースプレート86の間にグリッド電極120を備えている事である。

【0128】基板110とフェースプレート86の間には、グリッド電極120が設けられている。グリッド電極120は、電子放出素子から放出された電子ビーム

を変調することができるもので、はしご型配置の素子行と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対応して1個ずつ円形の開口121が設けられている。グリッドの形状や設置位置は必ずしも図12のようなものでなくてもよく、開口としてメッシュ状に多数の通過口を設けることもあり、また例えば電子放出素子の周囲や近傍に設けてもよい。

【0129】容器外端子122およびグリッド容器外端子123は、不図示の制御回路と電気的に接続される。

【0130】上記画像形成装置では、素子行を1列ずつ順次駆動（走査）していくのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加することにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

【0131】また、本発明の思想によれば、テレビジョン放送の表示装置のみならず、テレビ会議システム、コンピューター等の表示装置として好適な画像形成装置が提供される。更には、感光性ドラム等と組み合わせて構成された光プリンターとしての画像形成装置として用いることも可能である。またこの際、上述のm本の行方向配線とn本の列方向配線を適宜選択することで、ライン状発光源だけでなく、2次元状の発光源としても応用できる。

【0132】

【実施例】

実施例1

本実施例の電子放出素子として図1(a)、(b)に示すタイプの電子放出素子を作製した。図1及び図3を用いて本実施例の電子放出素子の作製方法を説明する。図1及び図3中の各符号は前述の通りである。

【0133】絶縁性基板1として石英基板を用い、これを有機溶剤により十分に洗浄した後、該基板1面上にN1からなる素子電極2、3を形成した（図3(a)）。この時、素子電極間隔Lは3μmとし、素子電極の幅Wを500μm、その厚さdを1000オングストロームとした。

【0134】有機金属化合物として酢酸パラジウムを使用し、0.1モル（22.49g）の酢酸パラジウムと0.01モル（600mg）の酢酸とを1000mlの酢酸ブチルに溶解して本発明の導電性膜形成用材料（塗布溶液）を得た。その塗布溶液を、ミカサ製スピナで1000rpm、30秒の条件で、前記素子電極2、3を形成した絶縁性基板1上に塗布製膜した。このように酢酸パラジウムと酢酸との混合物の酢酸ブチル溶液を用いて得た薄膜は、X線回折の結果から非結晶性であることを確認した。

【0135】これを大気雰囲気中のオープン中で300℃に加熱して前記有機金属化合物を基板上で分解堆積させ、酸化パラジウム微粒子（平均粒径：70オングストローム）からなる微粒子膜を形成し、導電性膜4とした

(図3(b))。酸化パラジウムであることはX線分析で確認した。ここで導電性膜4は、その幅 W' を300 μm とし、素子電極2、3間のほぼ中央部に配置した。また、この導電性膜4の膜厚は100オングストローム、シート抵抗値は $5 \times 10^4 \Omega/\square$ であった。さらに、本実施例で得られた導電性膜4のシート抵抗値のばらつきは5%以内であった。

【0136】なお、ここで述べる微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、あるいは重なり合った状態(島状も含む)の膜を指し、その粒径とは、前記状態で粒子形状が認識可能な微粒子についての径をいう。

【0137】次に、図3(c)に示すように、電子放出部5を、素子電極2、3間に電圧を印加して導電性膜4に通電処理(フォーミング処理)を施すことにより作製した。通電フォーミング処理の電圧波形を図4に示す。

【0138】図4中、T1およびT2は電圧波形のパルス幅とパルス間隔であり、本実施例ではT1を1m秒、T2を10m秒とし、三角波の波高値(フォーミング時のピーク電圧)は5Vとし、通電フォーミング処理は約 $1 \times 10^{-6} \text{ torr}$ の真空雰囲気下で60秒間行った。

【0139】このようにして作製された電子放出部5は、パラジウム元素を主成分とする微粒子が分散配置された状態となり、その微粒子の平均粒径は30オングストロームであった。

【0140】以上のようにして作製された素子について、その電子放出特性の測定を行った。図5に測定評価装置の概略構成図を示す。図5中の各符号は前述の通りである。なお、本実施例では、アノード電極と電子放出素子間の距離を4mm、アノード電極の電位を1kV、電子放出特性測定時の真空装置内の真空度を $1 \times 10^{-6} \text{ torr}$ とした。

【0141】以上のような測定評価装置を用いて、上記電子放出素子の電極2、3間に素子電圧を印加し、その時に流れる素子電流 I_f および放出電流 I_e を測定したところ、図6に示したような電流-電圧特性が得られた。本実施例で得られた素子では、素子電圧8V程度から急激に放出電流 I_e が増加し、素子電圧16Vでは素子電流 I_f が2.2mA、放出電流 I_e が $1.1 \mu\text{A}$ となり、電子放出効率 $\eta = I_e/I_f (\%)$ は0.05%であった。

【0142】以上説明した実施例中、電子放出部を形成する際に、素子の電極間に三角波パルス印加してフォーミング処理を行っているが、素子の電極間に印加する波形は三角波に限定することなく、矩形波など所望の波形を用いても良く、その波高値及びパルス幅・パルス間隔等についても上述の値に限ることなく、電子放出部が良好に形成されれば所望の値を選択することができる。

【0143】比較例1

酢酸を用いることなく酢酸パラジウムのみをアセトンに溶解して得た従来の導電性膜形成用材料(塗布溶液)を用いた以外は実施例1と同様の方法で電子放出素子を作製した。

【0144】本比較例において酢酸パラジウムのアセトン溶液を用いて得た塗布製膜は、X線回折の結果から結晶性であることを確認した。また、本比較例で得られた導電性膜4のシート抵抗値のばらつきは10%であった。

【0145】実施例2

有機金属化合物として酢酸ニッケルを使用し、0.1モル(24.88g)の酢酸ニッケル(4水和物)と0.01モル(740mg)のプロピオン酸とを1000mlの水に溶解して本発明の導電性膜形成用材料(塗布溶液)を得た。その塗布溶液を、実施例1と同様の条件で、前記素子電極2、3を形成した絶縁性基板1上に塗布製膜した。このように酢酸ニッケルとプロピオン酸との混合物の水溶液を用いて得た薄膜は、X線回折の結果から非結晶性であることを確認した。

【0146】これを大気雰囲気下のオープン中で350℃に加熱して前記有機金属化合物を基板上で分解堆積させ、酸化ニッケル微粒子(平均粒径:70オングストローム)からなる微粒子膜を形成し、導電性膜4とした(図3(b))。酸化ニッケルであることはX線分析で確認した。

【0147】実施例3

有機金属化合物としてトリフロロ酢酸パラジウムを使用し、トリフロロ酢酸パラジウム(10グラム)とトリフロロ酢酸(1グラム)との混合物をアセトン1000mlに溶解して本発明の導電性膜形成用材料(塗布溶液)を得た。その塗布溶液を、実施例1と同様の条件で、前記素子電極2、3を形成した絶縁性基板1上に塗布製膜した。このようにトリフロロ酢酸パラジウムとトリフロロ酢酸との混合物のアセトン溶液を用いて得た薄膜は、X線回折の結果から非結晶性であることを確認した。

【0148】これを実施例1と同様に大気雰囲気下のオープン中で加熱して前記有機金属化合物を基板上で分解堆積させたところ、実施例1で得られたものと同等の導電性膜4が得られた。

【0149】実施例4

本実施例では以下のようにして画像形成装置を作製した。図13~図17を用いて本実施例の画像形成装置の電子源の作製方法を説明する。

【0150】電子源の一部の平面図を図13に、図13中のA-A'断面図を図14に、図14に示した電子源(A-A'断面)を作製する各工程における断面図を図15(a)~(d)及び図16(e)~(h)に、図16(f)に記載のマスク(Cr膜)を素子電極上に設けた状態の一部の平面図を図17にそれぞれ示す。図13

～図17において、同じ記号を付したものは同じものを表わす。ここで71は絶縁性基板、72は図7におけるDxmに対応するX方向配線（下配線とも呼ぶ）、73は図7におけるDymに対応するY方向配線（上配線とも呼ぶ）、4は導電性膜、2、3は素子電極、141は層間絶縁層、142は素子電極2と下配線72との電気的接続のためのコンタクトホール、161はCr膜である。

【0151】工程-a

10 清浄化した青板ガラス上に厚さ0.5μmのシリコン酸化膜をスパッタ法で形成した基板71上に、真空蒸着により厚さ500ÅのCr、厚さ6000ÅのAuを順次堆積した後、ホトレジスト（AZ1370ヘキスト社製）をスピナーにより回転塗布、バークした後、ホトムスク像を露光、現像して、下配線72のレジストパターンを形成し、次いでAu/Cr堆積膜をウェットエッチングして、所望の形状の下配線72を形成した。

【0152】工程-b

次に厚さ1.0μmのシリコン酸化膜からなる層間絶縁層141をRFスパッタ法により堆積した。

【0153】工程-c

工程bで堆積したシリコン酸化膜にコンタクトホール142を形成するためのホトレジストパターンを作り、これをマスクとして層間絶縁層141をエッチングしてコンタクトホール142を形成した。エッチングはCF₄とH₂ガスを用いたRIE（Reactive Ion Etching）法によった。

【0154】工程-d

その後、素子電極2、3と素子電極間ギャップLとなるべきパターンをホトレジスト（RD-2000N-41日立化成社製）形成し、真空蒸着法により厚さ500ÅのTi、厚さ1000ÅのNiを順次堆積した。ホトレジストパターンを有機溶剤で溶解し、Ni/Ti堆積膜をリフトオフし、素子電極間隔Lが3μm、素子電極の幅Wが300μmの素子電極2、3を形成した。

【0155】工程-e

素子電極2、3の上に上配線73のホトレジストパターンを形成した後、厚さ500ÅのTi、厚さ5000ÅのAuを順次真空蒸着により堆積し、リフトオフにより不要の部分を除去して、所望の形状の上配線73を形成した。

【0156】工程-f

導電性膜4を形成する前処理として、膜厚1000ÅのCr膜161を真空蒸着により堆積・パターンニングして、素子電極間ギャップL及びその近傍に開口部を有するマスクを形成した。このマスクを素子電極2、3上に設けた状態の一部の平面図を図17に示す。次いで、実施例1で用いた酢酸パラジウムと酢酸と

の混合物の酢酸ブチル溶液をスピナーにより回転塗布し、300℃で10分間の加熱焼成処理を施した。こうして形成された導電性膜4は主元素としてPdよりなる微粒子からなる薄膜であり、その膜厚は1000Åストローム、シート抵抗値は5×10⁴Ω/□であった。なお、ここで述べる微粒子膜とは前述した通りである。

【0157】工程-g

Cr膜161および焼成後の導電性膜4の不要部を酸エッチャントによりエッチングして導電性膜4の所望のパターンを形成した。

【0158】工程-h

コンタクトホール142部分以外にレジストを塗布するようなパターンを形成した後、真空蒸着により厚さ500ÅのTi、厚さ5000ÅのAuを順次堆積した。リフトオフにより不要の部分を除去することにより、コンタクトホール142を埋め込んだ。

【0159】以上の工程により絶縁性基板71上に下配線72、層間絶縁層141、上配線73、素子電極2、3、導電性膜4等を形成した。

【0160】次に、以上のようにして作製した電子源を用いて表示パネルを構成した。図8と図9を用いて本実施例の画像形成装置の表示パネルの製造方法を説明する。両図中の各符号は前述の通りである。

【0161】上記のようにして多数の平面型電子放出素子を作製した基板71をリアプレート81上に固定した後、基板71の5mm上方に、フェースプレート86（ガラス基板83の内面に蛍光膜84とメタルバック85が形成されて構成される）を支持枠82を介して配置し、フェースプレート86、支持枠82、リアプレート81の接合部にフリットガラスを塗布し、大気中あるいは窒素雰囲気中で400℃～500℃で10分以上焼成することで封着した（図8）。またリアプレート81への基板71の固定もフリットガラスで行った。図8において、74は電子放出素子、72、73はそれぞれX方向およびY方向の配線である。

【0162】蛍光膜84は、モノクロームの場合は蛍光体のみから成るが、本実施例では蛍光体はストライプ形状を採用し、先にブラックストライプを形成し、その間隙部に各色蛍光体を塗布し、蛍光膜84を作製した。ブラックストライプの材料として通常良く用いられている黒鉛を主成分とする材料を用い、ガラス基板83に蛍光体を塗布する方法としてはスラリー法を用いた。

【0163】また、蛍光膜84の内面側には通常メタルバック85が設けられる。メタルバックは、蛍光膜作製後、蛍光膜84の内面側表面の平滑化処理（通常フィルミングと呼ばれる）を行い、その後、Alを真空蒸着することで作製した。

【0164】フェースプレート86には、更に蛍光膜84の導電性を高めるため、蛍光膜84の外側面に透明電

極（不図示）が設けられる場合もあるが、本実施例ではメタルバックのみで十分な導電性が得られたので省略した。

【0165】前述の封着を行う際、カラーの場合は各色蛍光体と電子放出素子とを対応させなくてはならないため、十分な位置合わせを行った。

【0166】以上のようにして完成したガラス容器（外囲器）内の雰囲気気を排気管（不図示）を通じて真空ポンプにて排気し、十分な真空度に達した後、容器外端子Dox1~DoxmとDoy1~Doy nを通じて電子放出素子74の電極2、3間に電圧を印加し、導電性膜4に通電処理（フォーミング処理）を施すことにより電子放出部5を作製した。フォーミング処理の電圧波形を図4に示す。

【0167】図4中、T1およびT2は電圧波形のパルス幅とパルス間隔であり、本実施例ではT1を1m秒、T2を10m秒とし、三角波の波高値（フォーミング時のピーク電圧）は5Vとし、フォーミング処理は約 1×10^{-6} torrの真空雰囲気下で60秒間行った。

【0168】このように作製された電子放出部5はパラジウム元素を主成分とする微粒子が分散配置された状態となり、その微粒子の平均粒径は30オングストロームであった。

【0169】次に、 10^{-6} torr程度の真空度で、不図示の排気管をガスバーナーで熱することで溶着し、外囲器の封止を行った。

【0170】最後に封止後の真空度を維持するためにゲッター処理を行った。これは、封止を行う直前に、高周波加熱等の加熱法により、表示パネル内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成処理した。ゲッターとしてはBa等を主成分としたものを使用した。

【0171】以上のように完成した表示パネルを用いて画像表示装置を形成し（駆動回路は図示せず）、各電子放出素子に容器外端子Dox1~Doxm、Doy1~Doy nを通じて走査信号および変調信号を不図示の信号発生手段よりそれぞれ印加することによって電子放出させ、高圧端子Hvを通じてメタルバック85に数kV以上の高圧を印加して電子ビームを加速し、蛍光膜84に衝突させて蛍光膜84を励起・発光させることによって画像を表示した。

【0172】また、上述の工程で作製した平面型電子放出素子の特性を把握するために、同時に、図1に示した平面型電子放出素子とL、WおよびW'等を同様にした標準的な電子放出素子のサンプルを作製し、その電子放出特性の測定を前述の図5の測定評価装置を用いて行った。なお、上記サンプルの測定条件は、アノード電極と電子放出素子間の距離を4mm、アノード電極の電位を1kV、電子放出特性測定時の真空装置内の真空度を 1×10^{-6} torrとした。

【0173】電極2、3間に素子電圧を印加し、その時に流れる素子電流Ifおよび放出電流Ieを測定したところ、図6に示したような電流-電圧特性が得られた。本実施例で得られた素子では、素子電圧8V程度から急激に放出電流Ieが増加し、素子電圧16Vでは素子電流Ifが2.2mA、放出電流Ieが1.1μAとなり、電子放出効率 $\eta = I_e / I_f$ (%)は0.05%であった。

【0174】

10 【発明の効果】本発明の導電性膜形成用材料においては特定のカルボン酸金属塩と特定のカルボン酸とを組み合わせる使用することによってカルボン酸金属塩の結晶化が抑制されるため、上記本発明の導電性膜形成用材料を用いて電子放出素子を作製することによって導電性膜のシート抵抗値及び膜厚を高度に均一化することが可能となり、本発明によればシート抵抗値のばらつきを5%以内という従来（約10%）より小さい範囲内に抑えることができる。

20 【0175】それ故、上記カルボン酸金属塩と特定のカルボン酸との混合物を使用する本発明によれば、フォーミング時および電子放出時の電子放出素子間のばらつきも従来より小さくすることができ、従ってそれを用いた電子源、表示パネルおよび画像形成装置における輝度むらや電子放出部の欠陥による不良品発生率の低減が可能となる。

【図面の簡単な説明】

【図1】 (a)は本発明に好適な基本的な平面型電子放出素子の構成を示す模式的平面図であり、(b)はその断面図である。

30 【図2】 本発明に好適な基本的な垂直型電子放出素子の構成を示す模式的断面図である。

【図3】 本発明の電子放出素子の製造方法の1例を示す模式的断面図である。

【図4】 本発明に好適な通電フォーミング処理の際の電圧波形の例を示すグラフである。

【図5】 電子放出特性を測定するための測定評価装置の概略構成図である。

【図6】 本発明の製造方法により作製した電子放出素子の放出電流Ieおよび素子電流Ifと素子電圧Vfとの関係の典型例を示すグラフである。

【図7】 本発明に好適な単純マトリクス配置の電子源の概略構成図である。

【図8】 単純マトリクス配置の電子源を用いた本発明に好適な表示パネルの概略構成図である。

【図9】 蛍光膜の例を示すパターン図である。

【図10】 本発明に好適な画像形成装置をNTSC方式のテレビ信号に応じて表示を行う例の駆動回路のブロック図である。

50 【図11】 本発明に好適な梯子配置の電子源の概略構成図である。

【図12】 梯子配置の電子源を用いた本発明に好適な表示パネルの概略構成図である。

【図13】 実施例で作製した本発明にかかる電子源の部分平面図である。

【図14】 図13の電子源の、同図中のA-A'断面図である。

【図15】 (a)～(d)は、図14に示した電子源(A-A'断面)を作製する各工程(a～d)における断面図である。

【図16】 (e)～(h)は、図14に示した電子源(A-A'断面)を作製する各工程(e～h)における断面図である。

【図17】 図16(f)に記載のマスク(Cr膜)を素子電極上に設けた状態の一部の平面図である。

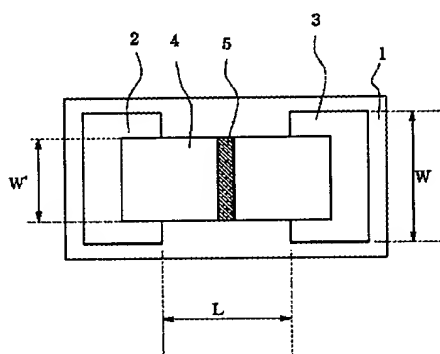
【図18】 従来の電子放出素子の典型的な構成を示す模式的平面図である。

【符号の説明】

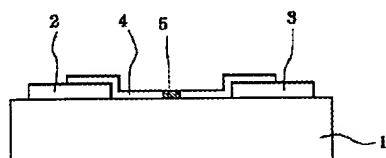
1:基板、2、3:素子電極、4:導電性膜、5:電子放出部、21:段差形成部、31:液滴付与手段、32:液滴、50:素子電極2、3間の導電性膜4を流れる素子電流 I_f を測定するための電流計、51:電子放出素子に素子電圧 V_f を印加するための電源、52:素

子の電子放出部5より放出される放出電流 I_e を測定するための電流計、53:アノード電極54に電圧を印加するための高圧電源、54:素子の電子放出部5より放出される放出電流 I_e を捕捉するためのアノード電極、55:真空装置、56:排気ポンプ、71:電子源基板、72:X方向配線、73:Y方向配線、74:電子放出素子、75:結線、81:リアプレート、82:支持枠、83:ガラス基板、84:蛍光膜、85:メタルバック、86:フェースプレート、87:高圧端子、88:外囲器、91:黒色導電材、92:蛍光体、101:表示パネル、102:走査回路、103:制御回路、104:シフトレジスタ、105:ラインメモリ、106:同期信号分離回路、107:変調信号発生器、 V_x および V_a :直流電圧源、110:電子源基板、111:電子放出素子、112: $D \times 1 \sim D \times 10$ は電子放出素子111を配線するための共通配線、120:グリッド電極、121:電子が通過するための空孔、122: $D \times 1, D \times 2 \dots D \times m$ よりなる容器外端子、123:グリッド電極120と接続された $G1, G2 \dots G_n$ からなる容器外端子、124:電子源基板、141:層間絶縁層、142:コンタクトホール、161:Cr膜。

【図1】

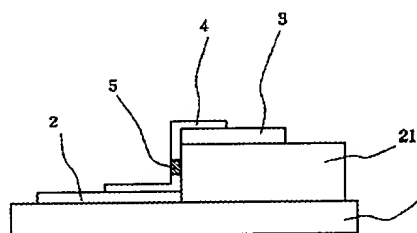


(a)

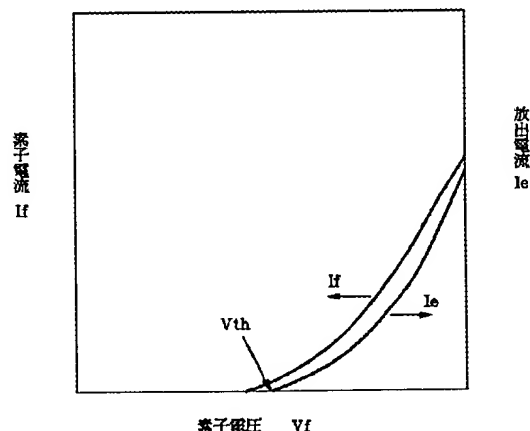


(b)

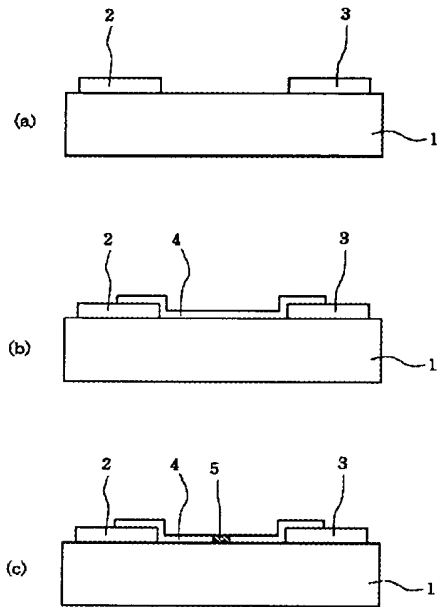
【図2】



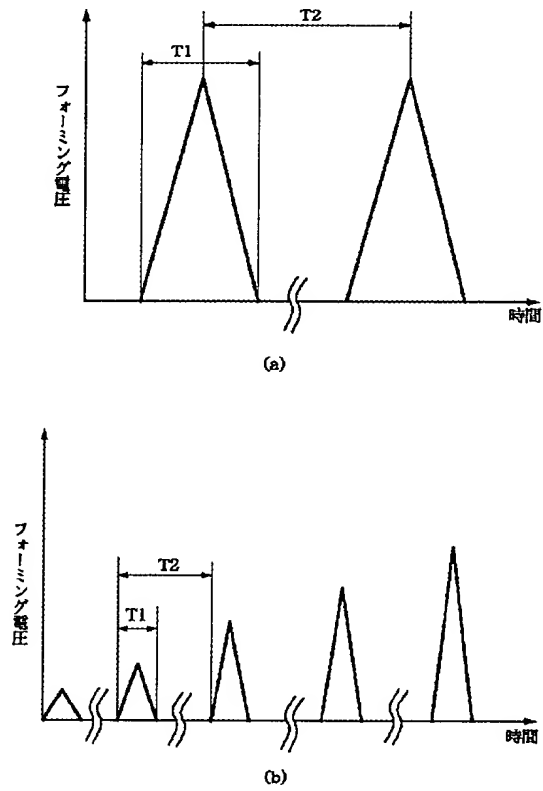
【図6】



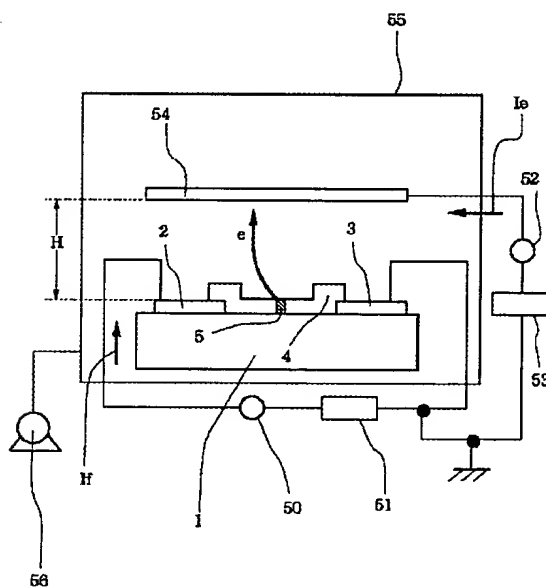
【図3】



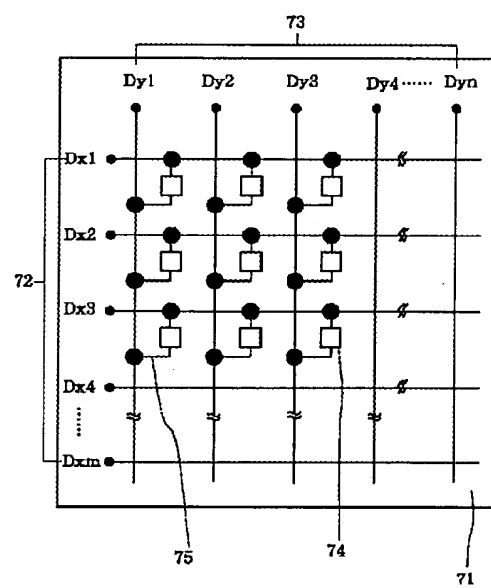
【図4】



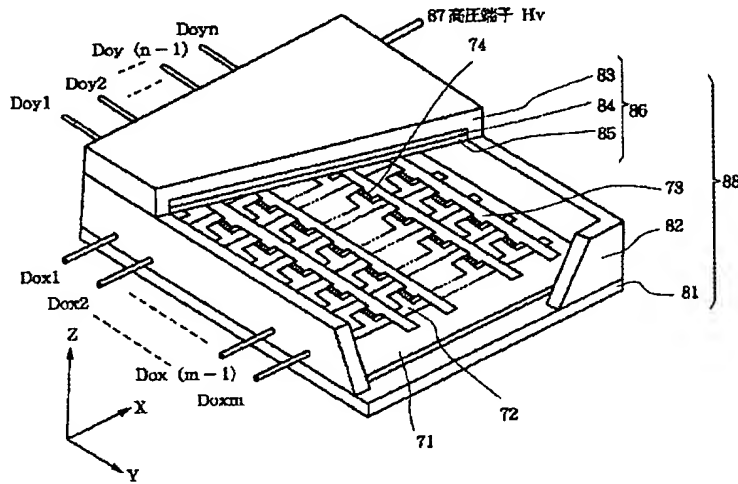
【図5】



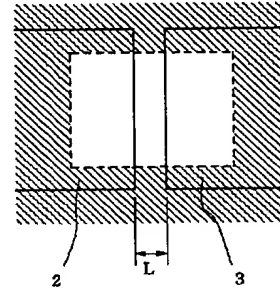
【図7】



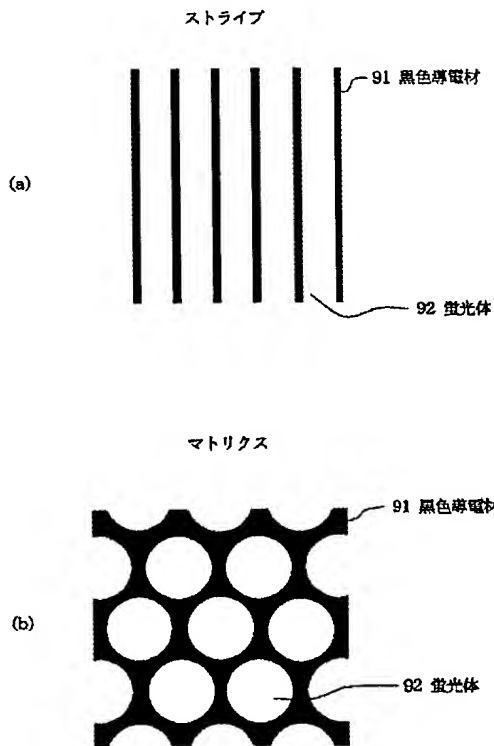
【図 8】



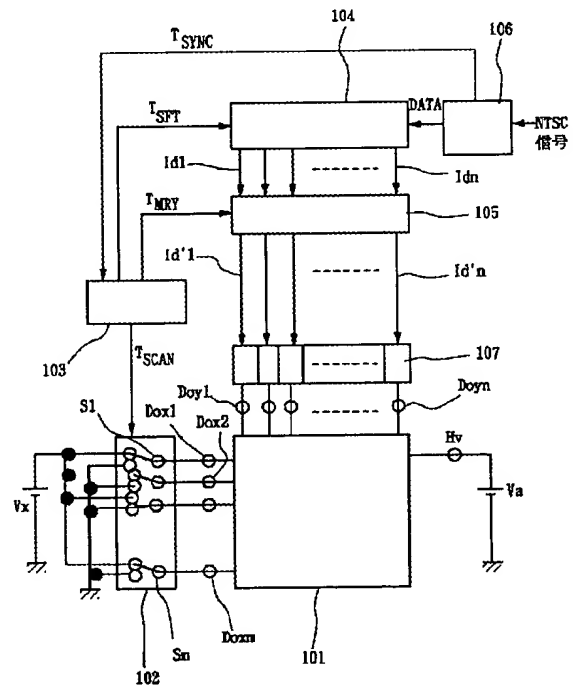
【図 17】



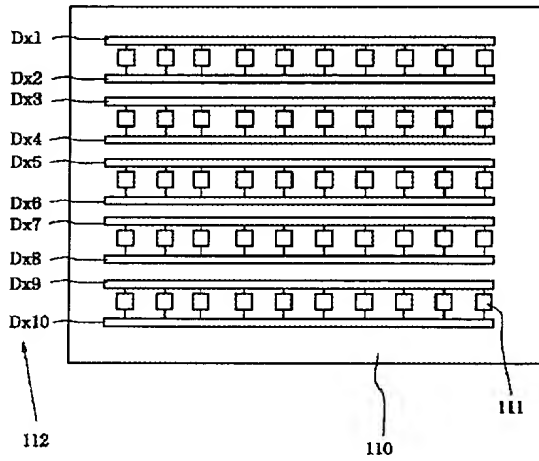
【図 9】



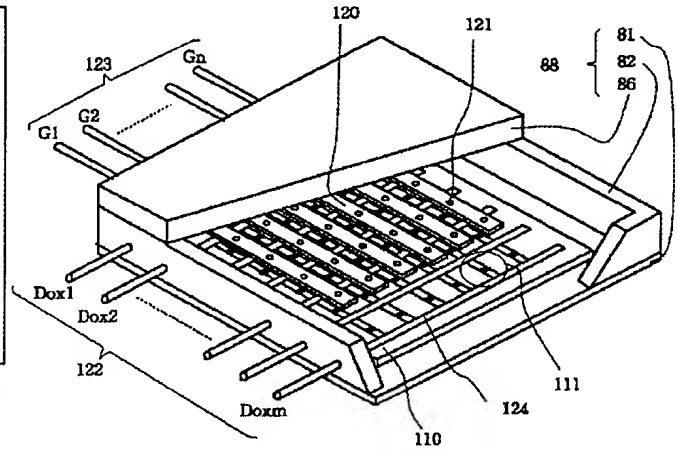
【図 10】



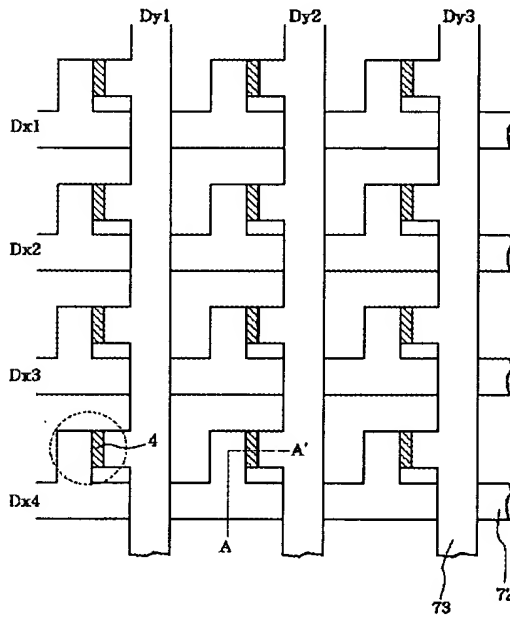
【図11】



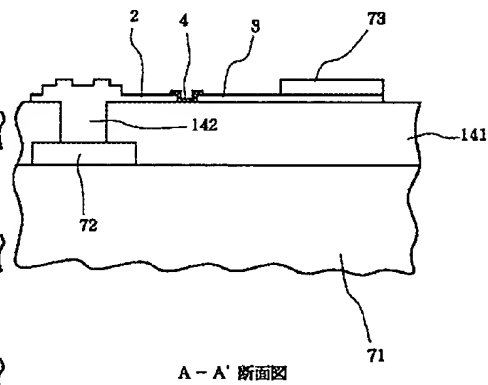
【図12】



【図13】

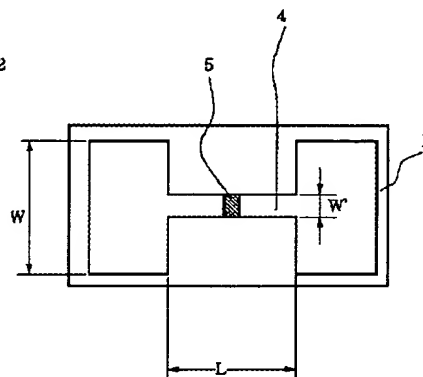


【図14】

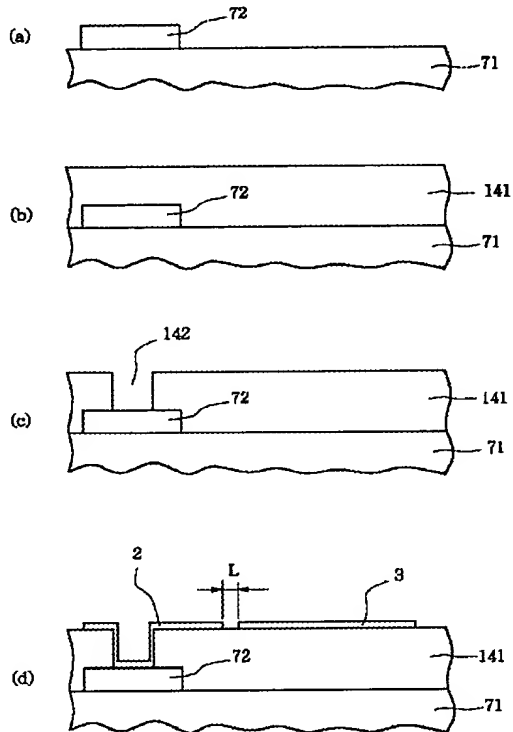


A-A' 断面図

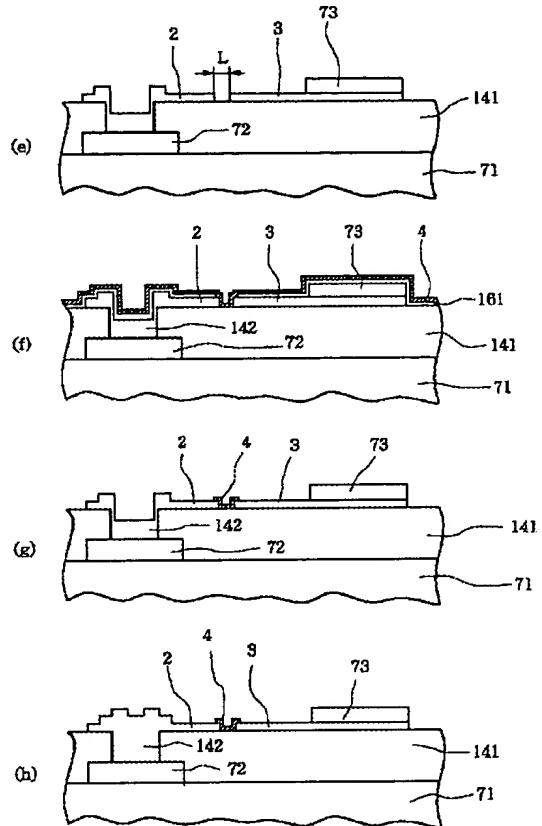
【図18】



【図15】



【図16】



フロントページの続き

(51) Int. Cl. ⁶
H 0 1 J 31/12

識別記号 庁内整理番号

F I
H 0 1 J 31/12

技術表示箇所

C